

(11)特許出願公開番号

特開2002-344249 /
(P2002-344249A)

(43)公開日 平成14年11月29日(2002.11.29)

(51)Int.Cl. ⁷	識別記号	F I	データベース*(参考)
H 0 3 F 1/32		H 0 3 F 1/32	5 J 0 9 0
	3/24		5 J 0 9 1
H 0 4 B 1/04		H 0 4 B 1/04	E 5 K 0 0 4
			R 5 K 0 6 0
H 0 4 L 27/20		H 0 4 L 27/20	Z
審査請求 未請求 請求項の数 5 O L (全 9 頁)			

(21)出願番号 特願2001-144732(P2001-144732)

(22)出願日 平成13年5月15日(2001.5.15)

(71) 出題人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 山本 勝也

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(74) 代理人 100080883

弁理士 松隈 秀盛

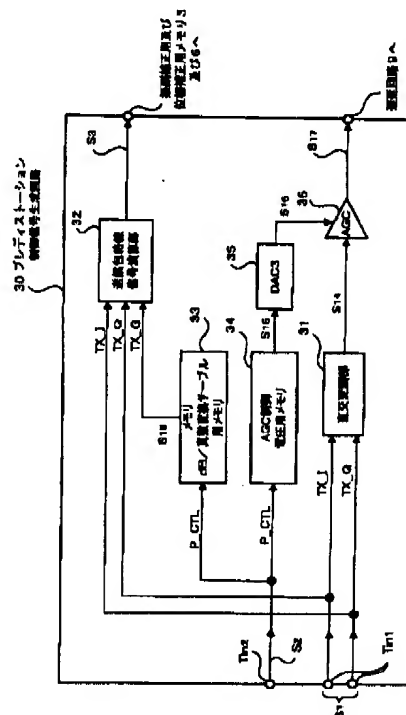
最終頁に続く

(54) 【発明の名称】 歪み補償装置

(57) 【要約】

【課題】 携帯電話端末等の電力増幅回路の非線形歪みをプレディストータ法で補償する場合、高周波送信信号の検出に包絡線検波回路及びアナログーデジタル変換回路を用いることなくプレディストーション信号制御信号を得る。

【解決手段】 ベースバンド領域の高周波送信信号と送信信号の指定送信電力レベル信号や受信部で測定されるパイロット信号受信レベルに基づいて高周波送信信号の包絡線レベルを包絡線検波回路なしに演算し、プレディストーション制御信号を得る。



【特許請求の範囲】

【請求項 1】 歪み補償すべき電力増幅手段をプレディストーションするように成された歪み補償装置であつて、

主系路に設けた上記電力増幅手段の位相又は／及び振幅を制御するプレディストーション用の制御信号をベースバンド領域の高周波送信信号及び該歪み補償装置の送信信号の指定送信信号等の送信電力レベル信号により生成する生成手段より成ることを特徴とする歪み補償装置。

【請求項 2】 前記生成手段はベースバンド領域の高周波送信入力信号が供給される変調手段と、

上記変調手段からの変調出力が入力され、前記指定送信信号の制御信号等によって送信電力レベル信号が制御される自動利得制御手段と、

上記送信電力レベル信号を電力の大きさ（真数）に変換した信号と上記ベースバンド領域の高周波送信入力信号が入力される送信包絡線信号演算手段とより成ることを特徴とする請求項 1 記載の歪み補償装置。

【請求項 3】 前記送信電力レベル信号は受信部で測定されるパイロット受信レベル或は基地局から継続的に受信部へ送信される電力アップ／ダウン指定によって決定されるパワーコントロール信号であることを特徴とする請求項 1 又は請求項 2 記載の歪み補償装置。

【請求項 4】 前記送信電力レベル信号のレベルを電力の大きさに変換するための変換記憶手段を有し、該変換記憶手段を介して、該送信電力レベル信号の指定レベルに対応する乗算係数を得て、前記送信包絡線信号演算手段に入力する様に成したことを特徴とする請求項 2 記載の歪み補償装置。

【請求項 5】 前記送信包絡線信号演算手段は前記変換記憶手段からの前記乗算係数（ $TX-G$ ）及び前記ベースバンド領域の高周波送信入力信号の送信信号である直交チャンネルの和の 2 乗（ $TX-I^2 + TX-Q^2$ ）との積に基づいて、送信包絡線信号のアドレスデータを演算する様に成したことを特徴とする請求項 4 記載の歪み補償装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば無線通信システムの基地局又は端末局の送信部等の携帯電話機の電力増幅回路で発生する非線形歪みを補償する場合に適用して好適な歪み補償装置に関する。

【0002】

【従来の技術】従来より無線通信機の送信部の電力増幅回路の非線形歪みを補償する処理としては、いくつかの方式が提案され実用化されている。一般的には、負帰還法、プレディストータ法、フィードフォワード法があげられる。

【0003】負帰還法は、送信電力増幅回路の出力信号を再び帰還させ、負帰還回路で非線形歪みを補償する方

法である。具体的には、帰還信号を同相、直交成分に分解するカーテシアンループ（Cartesian Loop）法が例としてあげられる。負帰還法は、負帰還回路での安定性の点で問題がある。

【0004】プレディストータ法とは、送信電力増幅回路で発生する歪みを打ち消すために、入力信号に前もって歪ませた信号成分を加える方法である。プレディストータ法は、負帰還法とは異なり、開ループ制御であるので安定性に優れているが、前もって歪ませた信号（プレディストーション信号）成分は、電力増幅回路の特性パラメータに依存して適用化しなければならない点が問題となる。

【0005】フィードフォワード法は、送信電力増幅回路で発生する歪みを検出し、この歪み成分を増幅して送信電力増幅回路の出力信号から減算する方法である。プレディストータ法と同様に開ループ制御であるので安定性に優れているが、振幅歪み補償するために追加した電力増幅回路の非線形性や、電力効率が問題となる。

【0006】上述の 3 つの非線形の歪み補償方法のうち、今日ではプレディストータ法が、安定性や電力効率の点で注目されている。従来、提案されてきたプレディストータ法においては、非線形歪みの特性を送信信号の振幅歪み特性と位相歪み特性とで表現し、これらの逆特性をデータとして ROM などの記憶手段に保持して、非線形歪みを補償するようにしている。

【0007】すなわち、従来のプレディストータ法においては、送信用の電力増幅回路の非線形特性を測定して、非線形歪みを解析し、多項式近似によって非線形歪みを高精度に近似している。そして、この高精度近似式から逆歪み特性の高精度近似式を生成し、その逆歪み特性の高精度近似式を用いて歪み補償データを作成し、ROM などに保持させて、入力信号レベルに応じて、その保持された ROM を対応したアドレスのデータを読み出して、その読み出したデータからプレディストーション信号を生成させて入力信号に加算させている。

【0008】上述のプレディストータ法では電力増幅回路への入力信号である高周波信号のレベルを検出するために図 6 で示す様な包絡線検波回路 1 が用いられている。

【0009】図 6 で入力端子 T_{in} には送信信号のベースバンド領域の高周波信号 S_1 が供給され、遅延回路 9 を介して主系路のプレディストータされる電力増幅回路に供給されると共に包絡線検波回路 1 で高周波信号 S_1 の包絡線レベルを検出した後にアナログーデジタル変換回路（ ADC_1 ）2 を介してデジタルライズし、プレディストーション制御信号を形成するプレディストーション信号成形回路に供給される様に成されている。

【0010】上述の包絡線検波回路 1 として用いる回路は、例えばダイオード CD_1 のアノード端子を入力とし、カソード端子を出力とし、このカソード端子と接地

3

との間に抵抗 R_2 とコンデンサ C_1 とを並列接続する。高周波信号 S_1 を入力端子 T_{in} に入力すると、包絡線のみがコンデンサ C_1 の両端に現れる。ダイオード CD_1 の小信号部分の非直線性を改善するために、バイアス抵抗 R_1 を介してバイアス電圧 V_{bias} を加える。図7は、図6の包絡線検波回路1で得られる高周波信号電力 S_1 に対する包絡線検出回路1の出力電圧 S_2 を示す入力-出力特性曲線である。

【0011】

【発明が解決しようとする課題】上述の様に、従来では、包絡線検波回路1を用いて、高周波信号の入力信号レベルを検波するため歪み補償装置内には必ずこの包絡線検波回路が必要となるため、高周波部である歪み補償装置を高IC化、小型モジュール化や低消費電力化の実現が困難であった。更に、図7の入出力特性曲線 T_1 、 T_2 、 T_3 に示す様に包絡線検出回路1の出力は低レベル入力時に温度により変動して正確な検波が出来ない弊害があった。

【0012】本発明は叙上の課題を解消するために成されたものであり、本発明が解決しようとする課題はプレディストータ法により電力増幅回路の歪み補償を行なう場合に、包絡線検波回路を用いることなく、送信高周波信号の入力レベルを検出し、上記課題を解決した歪み補償装置を提供しようとするものである。

【0013】

【課題を解決するための手段】請求項1に係わる本発明は歪み補償すべき電力増幅手段12をプレディストーションするように成された歪み補償装置であって、主系路に設けた電力増幅手段12の位相又は／及び振幅を制御するプレディストーション用の制御信号をベースバンド領域の高周波送信信号及び歪み補償装置の送信信号の指定送信信号等の送信電力レベル信号により生成する生成手段30より成ることを特徴とする歪み補償装置としたものである。

【0014】請求項2に係わる本発明の生成手段30はベースバンド領域の高周波送信入力信号が供給される変調手段31と、この変調手段31からの変調出力が入力され、指定送信信号等の制御信号によって送信電力レベル信号が制御される自動利得制御手段と、指定送信信号を電力の大きさ（真数）に変換した信号とベースバンド領域の高周波送信入力信号が入力される送信包絡線信号演算手段32とより成ることを特徴とする請求項1記載の歪み補償装置としたものである。

【0015】請求項3に係わる本発明の送信電力レベル信号は受信部で測定されるパイロット受信レベル或は基地局から継続的に受信部へ送信される電力アップ／ダウン指定によって決定されるパワーコントロール信号であることを特徴とする請求項1又は請求項2記載の歪み補償装置としたものである。

【0016】請求項4に係わる本発明は送信電力レベル

4

信号のレベルを電力の大きさに変換するための変換記憶手段33を有し、この変換記憶手段33を介して、指定送信電力レベル信号のレベルに対応する乗算係数を得て、送信包絡線信号演算手段32に入力する様に成したことを特徴とする請求項2記載の歪み補償装置としたものである。

【0017】請求項5に係わる本発明の送信包絡線信号演算手段32は変換記憶手段33からの演算係数（ $TX-G$ ）及び前記ベースバンド領域の高周波送信入力信号の送信信号である直交チャンネルの和の2乗（ $TX-1^2 + TX-Q^2$ ）との積に基づいて、送信包絡線信号のアドレスデータを演算する様に成したことを特徴とする請求項4記載の歪み補償装置としたものである。

【0018】本発明の上記請求項1乃至請求項5記載の歪み補償装置によれば、包絡線検波回路及びADC₁を用いることなく歪み補償回路を主系路以外に有さずに、プレディストーションを実行出来て、歪み補償装置の小型化や低消費電力化並びに温度依存性の無いものが得られる。

【0019】

【発明の実施の形態】本発明について、図面を参照して以下詳細に説明する。図1及び図2は、本発明の一形態例を示すブロック図である。まず、図2により全体的な回路の構成を説明する。

【0020】図2において、振幅補正系路として、包絡線の変動を有し、ベースバンド領域の高周波送信入力信号（以下高周波信号と記す） S_1 をプレディストーション制御信号生成回路（以下生成回路と記す）30の第1の入力端子 T_{in1} に入力する。

【0021】上述の高周波信号 S_1 は例えばIS-95方式CDMA（符号分割多元接続）携帯電話端末の場合はベースバンド直交変調部の入力であるI（同期成分）チャンネル、Q（直交成分）チャンネルの送信信号（ $TX-I$ 、 $TX-Q$ ）である。

【0022】生成回路30の第2の入力端子 T_{in2} には送信信号の指定送信電力レベル信号 S_2 が入力される。この指定送信電力レベル信号 S_2 は、例えば、IS-95方式CDMA携帯電話端末の場合は図示していない受信部で測定されるパイロット信号受信レベルや基地局から継続的に移動局へ送信される電力アップ／ダウン指摘によって決定されるパワーコントロール信号（PCTL）である。

【0023】生成回路30の第1の出力端子 T_{out1} からは主系路に配されたプレディストーションされるべき電力増幅回路12の入力となる高周波入力信号 S_{17} が供給される。

【0024】生成回路30の第2の出力端子 T_{out2} からはプレディストーション用の制御信号としてアドレスデータ S_3 が出力される。

【0025】このアドレスデータ S_3 が入力され、電力

増幅回路 12 の歪み振幅補正用として予め格納されたデータが、アドレスデータ S_3 に対応した振幅補正データ S_4 として出力される第 1 の振幅補正用メモリ 3 と、この振幅補正データ S_4 をアナログ信号 S_5 に変換する第 1 のデジタル-アナログ変換器 (DAC_1) 4 と、このアナログ信号 S_5 のデジタル雑音を除去する第 1 の低域通過濾波器 (LPF_1) 5 とを有する。

【0026】また同様に、位相補正系路として、アドレスデータ S_3 が入力され、電力増幅回路 12 の歪み位相補正用として予め格納されたデータ S_6 がアドレスデータ S_3 に対応した位相補正データとして出力される第 2 の位相補正用のメモリ 6 と、この位相補正データ S_6 をアナログ信号 S_7 に変換する第 2 のデジタル-アナログ変換器 (DAC_2) 7 と、このアナログ信号 S_7 のデジタル雑音を除去する第 2 の低域通過濾波器 (LPF_2) 8 とを有し、 $LPF_1 \cdot 5$ 及び $LPF_2 \cdot 8$ の出力 S_8 及び S_9 は利得可変回路 10 及び移相回路 11 の端子 T_{c2} 及び T_{c3} に入力される。

【0027】次に、主たる系路として、高周波信号 S_{17} を入力し、通過時間の遅延量を調節できる遅延回路 9 と、この遅延回路 9 の出力 S_{10} を入力し制御端子 T_{c2} に加えられる信号 S_8 の電圧に依存して、通過利得が可変される利得可変回路 10 と、この利得可変回路 10 の出力 S_{11} を入力し、制御端子 T_{c3} に加えられる信号 S_9 により、その通過位相を可変する移相回路 11 とを有する。

【0028】そして、この移相回路 11 の出力 S_{12} は、歪みを補償すべき電力増幅回路 12 に入力される。

【0029】電力増幅回路 12 の出力端子 T_{out} には非線形歪みが補償された送信信号 S_{13} が出力される。

【0030】次に、本発明の歪み補償装置の動作を説明する。図 2 に示した様に歪み補償装置は、補償される電力増幅回路 12 を有する主系路と、振幅補正の系路と、位相補正の系路の 3 つの信号系路から構成されている。

【0031】図 2 において、歪み補償装置の生成回路 30 の入力端子 T_{in1} には、携帯電話機に使用されている帯域制限を受けた $\pi/4$ シフト QPSK、あるいは 0 度の QPSK 等の直交位相変調信号の高周波信号 S_1 が供給される。この高周波信号 S_1 は高周波搬送波をベースバンド信号成分で変調し時間的に緩やかに変動する包絡線成分を含む $IS-95$ 方式 CDMA 電話端末ではベースバンド直交変調部からの入力である I チャンネル及び Q チャンネル送信信号 ($TX-I$, $TX-Q$) である。

【0032】生成回路 30 の第 2 の入力端子 T_{in2} に供給される送信信号の指定送信電力レベル S_2 及び第 1 の入力端子 T_{out1} に供給される高周波信号 S_1 に基づいて電力増幅回路 12 への高周波信号 S_{17} の包絡線の大きさ (レベル) を演算して、出力端子 T_{out2} から補正系路の振幅補正用メモリ 3 及び位相補正用メモリ 6 にアドレ

スデータ S_3 を供給する。

【0033】高周波信号 S_1 の包絡線のレベルを示すアドレスデータ S_3 は振幅補正系路と位相補正系路とに 2 分割される。振幅補正系路に入ったアドレスデータ S_3 は、第 1 の振幅補正用メモリ 3 のアドレスとして入力される。第 1 の振幅補正用メモリ 3 は、振幅補正用として予め格納された逆歪み補正データで、アドレスに対応した振幅補正データ S_4 を出力する。この振幅補正データ S_4 は第 1 の $DAC_1 \cdot 4$ によりアナログ信号 S_5 に変換され、第 1 の $LPF_1 \cdot 5$ を通過し、信号 S_8 となって利得可変回路 10 の制御端子 T_{c2} に入力される。

【0034】位相補正系路に入ったアドレスデータ S_3 は、振幅補正系路と同じ構成の第 2 の位相補正用メモリをアクセスし、予め位相補正用メモリ 6 に格納されている逆歪み位相補正データ S_6 を出力させる。このデータ S_6 は第 2 の $DAC_2 \cdot 7$ によりアナログ信号 S_7 に変換され、第 2 の $LPF_2 \cdot 8$ を通過し、信号 S_9 となって移相回路 11 の制御端子 T_{c3} に入力される。

【0035】生成回路 30 の第 2 の出力端子 T_{out2} から出力された高周波信号 S_{17} のもう一方は、主たる系路に入り、遅延回路 9 を通過し、遅延された信号 S_{10} となる。この信号 S_{10} は、利得可変回路 10 に入力され、その振幅の補正を受け、 S_{11} となった後、移相回路 11 に入り、位相補正を受け、信号 S_{12} となり、歪みを補正すべき電力増幅回路 12 に入力される。ここで、主たる系路を進む高周波信号 S_{10} の包絡線信号と、補正系路で得られるアドレスデータ S_3 は、利得可変回路 10 及び移相回路 11 で時間的に同一になる必要がある。遅延回路 9 は、この時間を同一にするためのものである。

【0036】上述の第 1 の振幅補正用メモリ 3 に格納される振幅補正データを考慮すると、生成回路 30 に供給される高周波信号 S_1 は

$$V = V_i(t) \cdot \cos(\omega t) \cdots (1)$$

で表現できる。ここで、 V は、高周波信号電圧の一般的表示であり、 V_i は、前記包絡線成分、 ω は、高周波成分の角周波数を表す。

(1) 式から包絡線電圧を $V_i(t)$ とし、利得可変回路 10 の出力信号 S_{11} の包絡線電圧を $V_{pd}(t)$ とし、この可変利得回路 10 の制御端子 T_{c2} に加えられる制御信号 S_8 の電圧を $V_c(t)$ とすると第 1 の振幅補正用メモリ 3 に格納される電圧はこの $V_c(t)$ である。今、利得可変回路 10 の利得 $G(v_c)$ を、変換係数を a として、

$$G(v_c) = 1 + a \cdot V_c(t) \cdots (2)$$

で表したとすると、

$$V_{pd}(t) = V_i(t) \cdot G(v_c) \cdots (3)$$

となっていることから、(3) 式を (2) 式に代入して、

$$V_{pd}(t) = V_i(t) \cdot \{1 + a \cdot V_c(t)\}$$

となり、これより、

$$V_c(t) = (1/a) \cdot \{V_{pd}(t)/V_i(t) - 1\} \cdots (4)$$

が得られる。

【0037】歪みを補正すべき電力増幅回路12の包絡線電圧 $V_{pd}(t)$ は、図3に示す入出力特性の振幅特性曲線21の入力電力Aを理想化した振幅特性22の入力電力A'に交換することで入力電力Aに歪みを付加する様に入出力特性を測定することにより求めることが可能である。よって、その包絡線電圧 $V_{pd}(t)$ を用いて上述の(4)式を計算して得た結果を予め第1の振幅補正用メモリ3に格納する。

【0038】次に、第2の位相補正用メモリ11に格納される位相補正データについて説明する。位相補正データは、振幅補正に比べて簡単である。図4に示す電力増幅回路12の振幅/位相(AM/PM)特性23を測定により求め、図4中に示される位相偏移24の値の符号を逆にしたものを位相補正データとして格納すればよい。

【0039】上述の様に振幅補正用メモリ3及び位相補正メモリ6に格納した電力増幅回路12で発生する歪みに対し、逆歪みとなる各メモリに格納した歪み成分によ

って、相殺する様に成されることになる。

【0040】ここで、振幅歪み補償の原理を図3で説明しておく。前記した(1)式に表される高周波信号は電力増幅回路12で増幅される際に歪みを受ける。

【0041】即ち、図3に示すように入力電力の増加につれ、出力電力も増加するが、その増幅率は徐々に減じて行く。即ち利得抑圧を生じており、この特性が原因で歪みを生ずることになる。図3の振幅特性曲線21において、入力電力が図3のAで示す値の場合、出力電力はBで示す値となるが、電力増幅回路12の振幅特性22が線形ならば、その出力電力はB'となるはずである。そこで、入力電力Aの代わりに入力電力A'を用いれば、その出力電力はB'となり、予め入力電圧に歪みを付加することで出力電力に振幅歪みが生じないことになる。このように入力電力Aを入力電力A'に変換することにより、歪みは改善されることになる。

【0042】プレディストーションと言う技術は、この入力電力Aを入力電力A'に変換する操作を行なわせる技術である。ここで、本来歪みのない入力電力Aを入力電力A'に変換することにより、入力電力Aに歪みを付加したことになる点に注意を要する。この付加された歪みは、電力増幅回路12にて発生する歪みと相殺され、結果として歪みが改善されたと考えられ、電力増幅回路で発生する非線形歪みに対して、逆歪みとも言うべき歪みとなっている。次に、本発明の実施に当たり使用できる各構成要素の具体例を図1及び図2について説明する。図1及び図2で、プレディストーション制御信号生成回路30にはベースバンド領域の送信入力信号であるI及びQチャンネルの送信信号S₁(以下TX-I及びTX-Qと記す)が入力端子T_{in1}を介して入力され

て直交変調部31及び送信包絡線信号演算部32へ供給される。

【0043】入力端子T_{in2}からは送信信号の指定送信電力レベル信号S₂の例えば基地局から継続的に移動局へ送信される電力アップ/ダウン指定によって決定されるパワーコントロール信号(以下P-CTLと記す)が第3及び第4のメモリ33及び34に供給される。

【0044】信号S₂即ち、P-CTLは通常dBm(対数)単位で指定するので、送信信号の大きさを電力mW(真数)単位表現に変換するために、例えば第4のメモリ33にdB/真数変換テーブルを用意して、指定送信レベル(dBm)に対応する乗算係数(TX-G)S₁₈を得る。例えば、0dBmを基準値1にすれば乗算係数S₁₈は、 $10^{P-CTL/10}$ の値でよい。

【0045】第3のメモリ34には例えばP-CTLの送信電力レベルをアドレスとしたAGC(自動利得制御回路)制御電圧信号S₁₅が格納されている。

【0046】この第3のメモリ34のAGC制御信号S₁₅は第3のDAC3・35でデジタル-アナログ変換され、アナログ信号S₁₆をAGC36に供給して、AGC36を制御している。

【0047】一般の歪み補償装置のベースバンド部では高周波送信信号はベースバンド領域の送信入力信号S₁を元にして、直交変調部31で直交変調した送信信号S₁₄をAGC36に供給している。

【0048】AGC36は指定された送信電力レベル信号S₂(P-CTL)に従ってAGC36によって電力レベルが制御される。AGC36は通常、周波数・温度などの非線形特性や固体差を持つ。そこでこれらを補償するために、送信電力レベルS₂をアドレスとしてAGC制御電圧信号S₁₅を第3のメモリ34に保持している。

【0049】第3のメモリ34から取り出したAGC制御電圧信号S₁₅をD/A変換した信号S₁₆でAGC調整されたAGC36の出力信号S₁₇が主系路の遅延回路9、利得可変回路10、移相回路11を介して電力増幅回路12に供給される。

【0050】送信包絡線信号演算部32には第4のメモリ33からの真数表現の乗算係数(TX-G)S₁₈と高周波信号S₁からのTX-I及びTX-Qの送信信号が入力される。これら乗算係数TX-G、Iチャンネル信号TX-I、Qチャンネル信号TX-Qを用いて $TX-G \cdot (TX-I^2 + TX-Q^2) \cdots (5)$ を用いて演算を行ないAGC36の出力信号S₁₇の包絡線の大きさを演算した後ビット変換してアドレスデータS₃を補正系路の振幅補正用メモリ3及び位相補正用メモリ6に供給している。この乗算演算は例えばハードウェアを用いてベースバンド部の生成回路30で容易に実現可能である。

【0051】次に利得可変回路10の具体例を図2で説明する。この利得可変回路10の1実施例では2重ゲートFETを用いた例であり、2重ゲートFET₁は、ソース接地回路構成としている。第1ゲートには、入力整合回路10aを接続し、高周波信号S₁₇を遅延回路9を介して遅延信号S₁₀として入力し、入力整合回路10aを通過して、2重ゲートFET₁の第1のゲートに入力される。2重ゲートFET₁のドレインには、出力整合回路10bを接続し、制御された高周波信号S₁₁が位相回路11へ出力される。2重ゲートFET₁の第2のゲートには、抵抗R₃及び、コンデンサC₂を接続し、制御端子T_{c2}を介して、制御電圧V_cを印加する。2重ゲートFET₁の相互コンダクタンスは、第2ゲートに印加される電圧に依存することを利用して、その利得を制御するものである。

【0052】又、図2の移相回路11の1実施例は利得可変回路10からの出力信号S₁₁を2つのコイルを直列接続したインダクタンスL₁及びL₂を介して出力信号S₁₂を出力する。インダクタンスL₁及びL₂の接続点にコンデンサC₅とバリキャップダイオード等の可変容量素子V_{c1}を直列接続したものを接地間に接続し、コンデンサC₅と可変容量素子V_{c1}との接続点に抵抗R₇を介して制御端子T_{c3}に接続する。制御端子T_{c3}に位相補正メモリ6から印加される信号S₉の電圧により位相回路11の入出力端子間を通過する高周波信号S₁の位相は偏移することで図4のAM/PM特性23は直線化される。

【0053】図5は、移相回路11の特性の一例である。図中には、この移相特性を得る場合の各素子の具体的定数の例を示す。この定数は周波数に依存して異なるが、概ね、制御電圧0.5Vから3.0Vの範囲で、10度から40度の偏移が起こっている。

【0054】更に、図2に用いる遅延回路9としての具体的回路の1実施例はコイルから成るインダクタンスL₃を入出力端間に接続し、高周波信号S₁₇を供給し、出力端子より遅延信号S₁₀を出力する。インダクタンスL₃の出力端子側には抵抗R₉とバラクタダイオード等の可変容量ダイオードVD₁を直列接続し、可変容量ダイオードVD₁の一端を接地している。

【0055】本発明の歪み補償装置による歪み補償効果の様子を図6に示す。図6の曲線27の信号の種類は1S-95方式(CDMA-ONE)で、コード変調は0QPSK、1.2288Mcpsで歪み補正を行なう電力増幅回路12に、この信号を入力させたときの歪みの発生状態を示し、曲線28は、同一の条件で、本発明の実施例を適用し、歪み補償が行なわれている様子を示す。歪みは、メインローブに近接するスペクトラムで、約50dBの改善が見られ、また、サイドローブ近傍の周波数帯域において、ほぼ完全に補償されているのがわかる。

【0056】上述の構成で図1は電力増幅回路12の前段に利得可変回路10と移相回路11の直列回路を設けたが移相回路11を出力端子T_{out}と電力増幅回路12との間、即ち電力増幅回路12の後段に接続させてもよい。

【0057】

【発明の効果】本発明の歪み補償装置は、歪みを補償しようとする電力増幅回路の入力の一部を取り、その包絡線成分を検出し、デジタル化して、プレディストーションを高周波信号に加えることを特徴としているので歪み補償が完全に行なわれる。又、従来のプレディストーションのように、ベースバンド部分に付加する手段を要さない。このため、ベースバンドから電力増幅回路にいたる経路に如何なるフィルタを設置しても、歪み補償の効果には、なんら影響を与えない。また、メモリ内に格納される補償データは、歪みを補償しようとする電力増幅回路のAM/AM、AM/PM特性にのみ依存するため、電力増幅回路が使用されるシステムが、例えば、PDC(Personal Digital Cellular)、PHS(Personal Handy Phone System)、CDMA等に依存しないものが得られる。即ち、本発明の歪み補償装置は、電力増幅回路周辺以外との信号の接続を有さずに、デジタルでのプレディストーションを実行し、携帯電話システムにも依存せず開ループ制御の回路安定性を持ち、一方では従来は必要であった包絡線検波回路やADCが不要になるため、歪み補償装置の小型化が可能になり、温度の依存性も回避出来る。また、この検波回路を持たないことで、歪み補償装置の電力効率の改善も可能になると言う極めて大きい効果を有するものである。

【図面の簡単な説明】

【図1】本発明のプレディストーション制御信号生成回路の1形態例を示すブロック図である。

【図2】本発明の歪み補償回路の1形態例を示すブロック図である。

【図3】電力増幅回路の入出力特性図である。

【図4】電力増幅回路のAM/AM及び振幅/位相(AM/PM)特性図である。

【図5】本発明に用いる位相回路の移送特性図である。

【図6】本発明と従来の電力増幅回路のスペクトル特性比較図である。

【図7】従来の歪み補償装置の包絡線検波回路説明用ブロック図である。

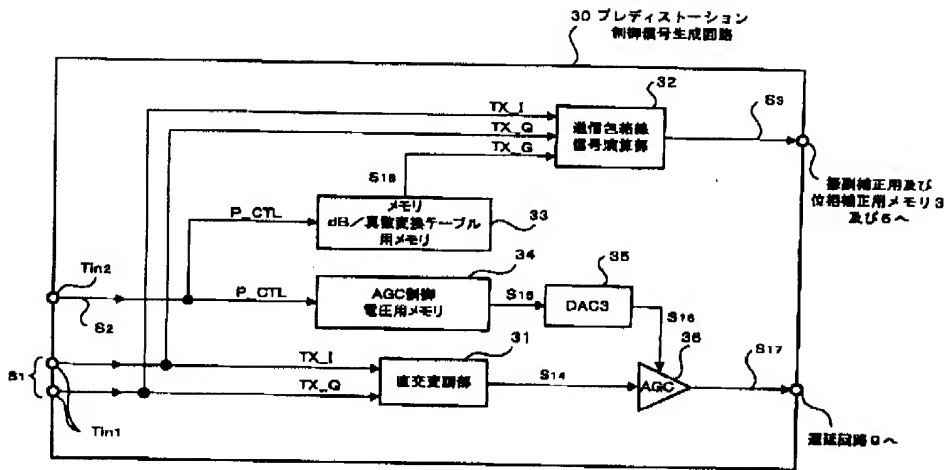
【図8】従来の電力増幅回路の入出力特性図である。

【符号の説明】

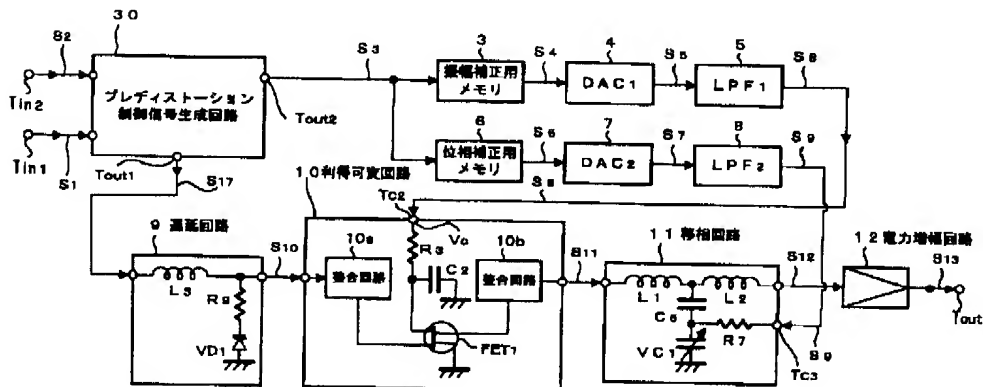
1……包絡線検波回路、3……振幅補正用メモリ、6……位相補正用メモリ、9……遅延回路、10……利得可変回路、11……移相回路、12……電力増幅回路、31……直交変調部、32……送信包絡線信号演算部、33……dB/真数変換テーブル用メモリ、34……AG

C制御電圧用メモリ、36…AGC

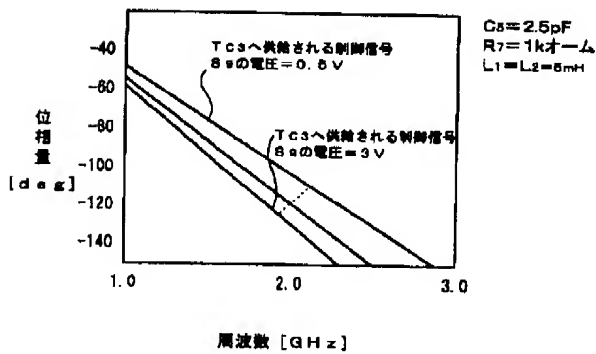
【図1】



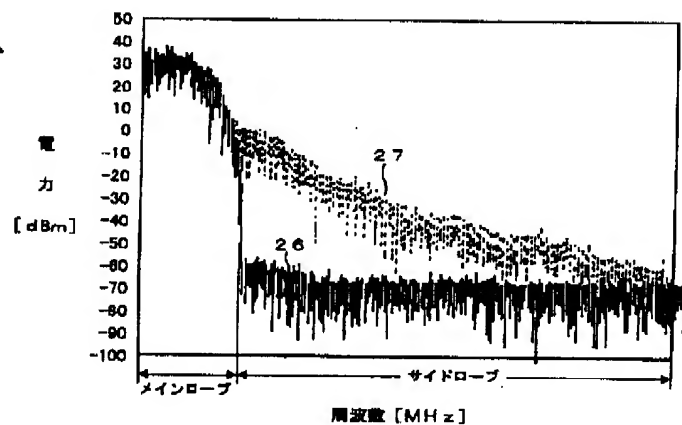
【図2】



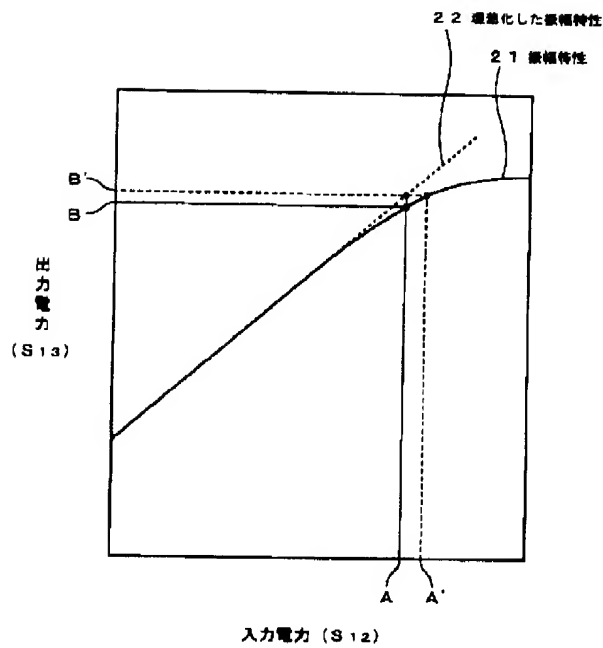
【図5】



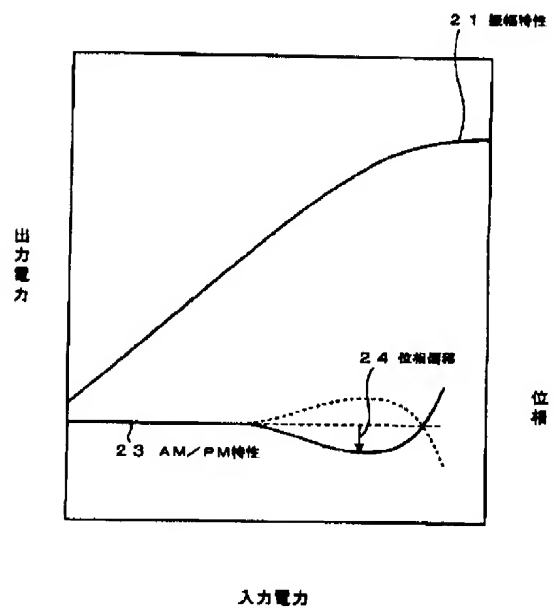
【図6】



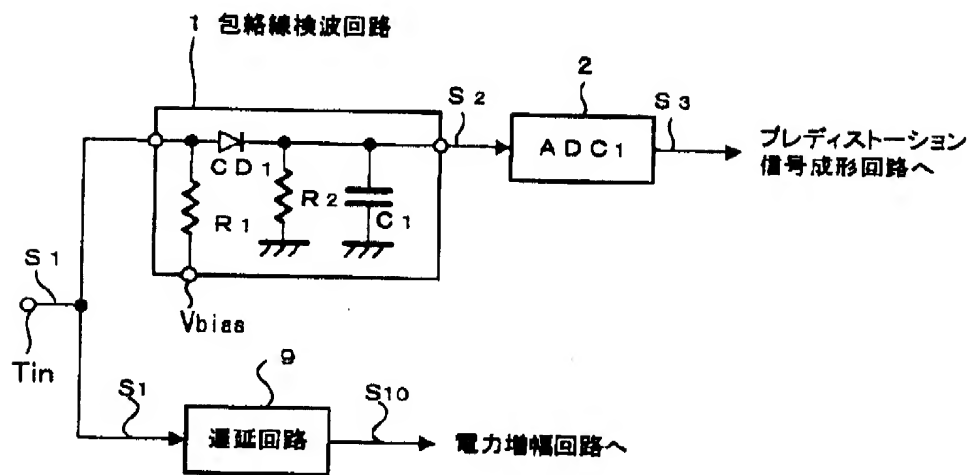
【図 3】



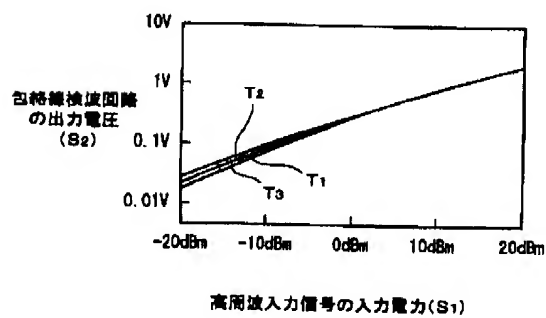
【図 4】



【図 7】



【図 8】



フロントページの続き

Fターム(参考) 5J090 AA01 AA41 CA21 GN03 GN07
HA09 HA19 HA25 HA29 KA15
KA16 KA29 KA33 KA34 KA53
KA55 MA14 MA20 SA14 TA01
TA02 TA03
5J091 AA01 AA41 CA21 HA09 HA19
HA25 HA29 KA15 KA16 KA29
KA33 KA34 KA53 KA55 MA14
MA20 SA14 TA01 TA02 TA03
5K004 AA05 FE10 FF05
5K060 BB07 CC04 DD04 EE01 FF06
HH06 KK06